

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-267301

(43)Date of publication of application : 28.09.2001

(51)Int.Cl.

H01L 21/3065

H01L 21/28

H01L 29/78

(21)Application number : 2000-078910

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 21.03.2000

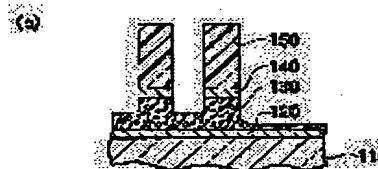
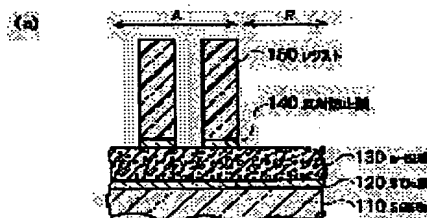
(72)Inventor : ITO KATSUYA
NOZAKI MASAKI
TAKADA HIROYUKI

(54) METHOD FOR DETECTING DEGREE OF ETCHING, ETCHING METHOD, METHOD OF MANUFACTURING SEMICONDUCTOR, DEVICE FOR DETECTION OF ETCHING DEGREE AND DRY ETCHING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide etching for preventing damages to a ground layer due to overetching.

SOLUTION: At etching a material using a two step etching method, a first etching step is terminated before a ground layer is exposed and a system moves to a second etching step, with the condition that etching speed be slower than the first etching step. The termination time of the first etching step is determined by monitoring the etching progress obtained from impedance changes in an etching chamber.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-267301
(P2001-267301A)

(43) 公開日 平成13年9月28日 (2001.9.28)

(51) Int.Cl. ⁷	識別記号	F I	データ* (参考)
H 0 1 L 21/3065		H 0 1 L 21/28	F 4 M 1 0 4
21/28		21/302	E 5 F 0 0 4
29/78		29/78	3 0 1 C 5 F 0 4 0

審査請求 未請求 請求項の数9 O L (全 9 頁)

(21) 出願番号 特願2000-78910(P2000-78910)

(22) 出願日 平成12年3月21日 (2000.3.21)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 伊藤 克也

三重県四日市市山之一色町字中龍宮800番

地 株式会社東芝四日市工場内

(72) 発明者 野崎 正樹

三重県四日市市山之一色町字中龍宮800番

地 株式会社東芝四日市工場内

(74) 代理人 100083806

弁理士 三好 秀和 (外7名)

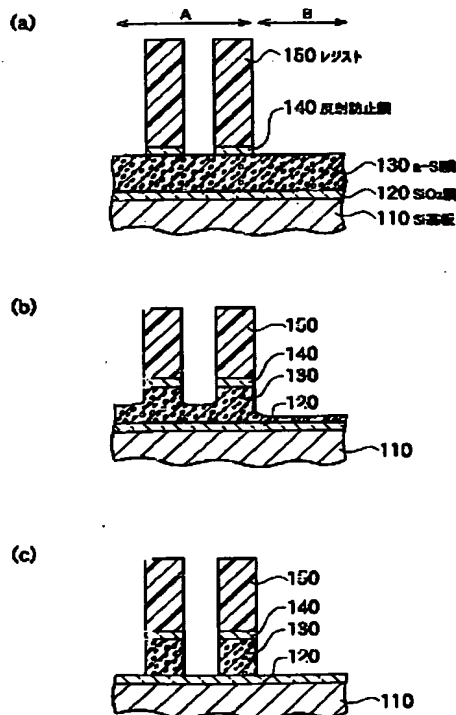
最終頁に続く

(54) 【発明の名称】 エッチング進行度検出方法、エッチング方法、半導体装置の製造方法、エッチング進行度検出装
置およびドライエッチング装置

(57) 【要約】

【課題】 過剰なオーバエッチングによる下地層へのダメージを防止できるエッチング工程を提供する。

【解決手段】 二段階エッチング法を用いて被エッチング材のエッチングを行う際に、第1エッチング段階を下地層が露出する前に終了し、エッチング速度が前記第1エッチング段階より遅い条件で第2エッチング段階に移行する。第1エッチング段階の終了時判断は、エッチングチャンバー内のインピーダンス変化から求めたエッチング進行度をモニターすることにより行う。



【特許請求の範囲】

【請求項1】 ドライエッチング中のエッチングチャンバー内のインピーダンス変化より、被エッチング材のエッチング量を求めるエッチング進行度検出方法。

【請求項2】 エッチングチャンバー内のインピーダンス変化をモニターし、被エッチング材のエッチング条件を調整するエッチング方法。

【請求項3】 被エッチング材の下地層が露出する前にエッチングを終了する第1エッチング段階と、前記第1エッチング段階の終了後、ガス種、圧力、高周波電力、温度のいずれかの条件が、前記第1エッチング段階と異なる条件で、少なくとも前記下地層が露出するまで前記被エッチング材のエッチングを行う第2エッチング段階とを有するエッチング方法。

【請求項4】 前記第1エッチング段階の終了時を、エッチングチャンバー内のインピーダンス変化をモニターすることにより判断することを特徴とする請求項3に記載のエッチング方法。

【請求項5】 ゲート電極の加工形成工程において、ゲート電極材の下地層であるゲート絶縁膜が露出する前に、ゲート電極材のエッチングを終了する第1エッチング段階と、前記第1エッチング段階の終了後、前記第1エッチング段階よりエッチング速度が遅い条件で、少なくとも前記ゲート絶縁膜が露出するまで前記ゲート電極材のエッチングを行う第2エッチング段階とを有する半導体装置の製造方法。

【請求項6】 前記第1エッチング段階の終了時を、エッチングチャンバー内のインピーダンス変化をモニターすることにより判断することを特徴とする請求項5に記載の半導体装置の製造方法。

【請求項7】 エッチングチャンバー内に設置された一対の電極間に印加される高周波の電圧および電流を測定する手段と、測定された電圧および電流をデジタル信号に変換するA/D変換機と、前記デジタル信号よりインピーダンスを算出し、このインピーダンスの変化より被エッチング材のエッチング量を求める手段とを有するエッチング進行度検出装置。

【請求項8】 ドライエッチング中のエッチングチャンバー内のインピーダンス変化より被エッチング材のエッチング進行度を検出する手段を有するドライエッチング装置。

【請求項9】 前記エッチング進行度を検出する手段は、エッチングチャンバー内に設置された一対の電極間に印加される高周波の電圧および電流を測定する手段と、測定された電圧および電流をデジタル信号に変換するA/D変換機と、前記デジタル信号よりインピーダンスを算出し、このイ

ンピーダンスの変化より被エッチング材のエッチング量を求める手段とを有することを特徴とする請求項8に記載のドライエッチング装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置の製造方法に関し、特にゲート電極材のエッチング方法とその装置に関する。

【0002】

【従来の技術】年々、デバイスの高集積化、動作速度の高速化が進む中、パターン形成の際、必要とされるエッチング精度も高くなってきている。

【0003】従来より、例えばゲート電極のパターニングのため、ゲート電極材をドライエッチングする際は、エッチング残りによるデバイスの不良発生を防ぐため、ウェーハ全面に渡って、成膜された膜厚分に対して過剰にエッチングをする、いわゆる「オーバエッチング」を行っている。

【0004】また、オーバエッチングを行っている時に、下地膜が過剰にエッチングされないように、多くの場合、二段階エッチング法を採用している。この二段階エッチング法とは、被エッチング材をまず比較的エッチング速度が早い条件でエッチングを行い、途中からより下地膜のエッチング速度の遅い条件に切り替え、オーバエッチを行う方法である。

【0005】

【発明が解決しようとする課題】最近、デバイスの動作速度の高速化への要求に応じて、ゲート酸化膜の薄膜化が進み、デバイスによっては、ゲート酸化膜の膜厚を50Å以下にする必要もでてきている。

【0006】図7(a)～図7(c)は、従来の二段階エッチング法を用いて、このような薄いゲート酸化膜上にゲート電極パターンを形成する工程の一例を示す図である。通常、基板上に形成される回路パターン密度は、基板全域で均一なものではなく、回路パターンの密な部分と粗な部分が混在していることが多い。図中、A領域はゲート電極パターンが密に形成される領域であり、B領域はゲート電極パターンが粗に形成される領域を示す。

【0007】図7(a)に示すように、ゲート電極材のドライエッチング開始前においては、シリコン基板510上には、例えば膜厚約30Åのゲート酸化膜520と、ゲート酸化膜520上にはゲート電極材として膜厚約2000Åのa-Si530が形成されている。また、a-Si530上にはパターニングされた反射防止膜540とレジスト550のエッチングマスクパターンが形成されている。なお、この反射防止膜540は、レジスト550の露光時に反射による露光精度の劣化を防止するために設けられる膜である。

【0008】a-Si530のエッチングが開始される

と、粗な回路パターン領域（B領域）では、密な回路パターン領域（A領域）よりエッチングが早く進行するため、A領域にまだかなりのa-Si膜が残っている時点でB領域では下地層のゲート酸化膜520が露出する。

【0009】従来の二段階エッチング法では、最初のエッチング段階（以下、「第1エッチング段階」と呼ぶ）と次のエッチング段階（以下、「第2エッチング段階」と呼ぶ）の切り替え時については、エッチングチャンバー内のプラズマの発光強度をモニターしながら決定していた。即ち、ゲート電極材の下地層であるゲート酸化膜が露出する際に起こる所定波長（385nm）の発光強度の変化からゲート電極材のエッチング終点を検出し、これをエッチング条件の切り替え時としていた。

【0010】図8は、エッチング時間に対する385nmの発光波長の強度変化を示すグラフである。同図に示すように、エッチングがa-Si530から下地のゲート酸化膜520に進行した際の反応生成物の変化による発光強度の変化点Cを第1エッチング段階と第2エッチング段階の切り替え時としていた。この従来の検出方法では、原理的にゲート酸化膜の露出が条件となる。

【0011】図7（b）は、第1エッチング段階の終点（エッチング条件切り替え点C）時のエッチング状態を示している。粗な回路パターン領域（B領域）では、下地のゲート酸化膜520が露出し、すでに多少エッチングされている。密な回路パターン領域（A領域）では、エッチングすべきa-Si530がまだ相当量残っている。

【0012】密な回路パターン領域（A領域）に残留しているa-Si530は、第2エッチング段階中にもエッチングが進行するが、通常第2エッチング段階のエッチング条件は、第1エッチング段階のエッチング条件と比較してa-Siのエッチング速度が小さいため、オーバーエッチングするまでには第1エッチング段階でのエッチング時間の5倍～10倍の時間を要する。

【0013】一方、粗な回路パターン領域（B領域）では、すでに下地のゲート酸化膜520表面が多少エッチングされて減っている上に、第2エッチング段階においてエッチング速度は非常に遅いもののゲート酸化膜520のエッチングも進行する。ゲート酸化膜520は非常に薄いため、第2エッチング段階中にゲート酸化膜520自身がエッチングされつくし、Si基板510が露出する虞れがある。一旦Si基板510が露出すると、a-Si530とほぼ同じ速度でSi基板510のエッチングが進行する。

【0014】この結果、図7（c）に示すように、第2エッチング段階終了時には、密なパターン回路領域（A領域）では、a-Si530が良好な形状に加工され、ゲート酸化膜520も残留しているが、粗なパターン回路領域（B領域）では、ゲート酸化膜がエッチングされつくし、Si基板510への大幅なエッチングの突き抜

けが生じる虞れがある。

【0015】このようなSi基板へのエッチングの突き抜けは、Si基板中に形成されるべき拡散領域等へダメージを与え、トランジスタ動作そのものを不可能とってしまう虞れがあり、デバイス製造上致命的な不良となる。

【0016】本発明の目的は、上述する課題に鑑み、より高精度にエッチング工程の調整が可能なエッチング方法、エッチング装置、エッチング進行度の検出方法等を提供することである。

【0017】

【課題を解決するための手段】本発明のエッチング進行度検出方法は、ドライエッチング中のエッチングチャンバー内のインピーダンス変化をモニターすることにより、被エッチング材のエッチング量を求めることを特徴とする。

【0018】上記検出方法によれば、被エッチング材のエッチング量に依存するインピーダンス変化を得られるため、連続的に被エッチング材のエッチング進行度を検出できる。よって、被エッチング材の残膜厚を任意の膜厚になるよう制御することが可能となる。

【0019】なお、ここでエッチングチャンバー内のインピーダンスとは、チャンバー内のプラズマの抵抗および該プラズマと被エッチング材が形成されている基板間に形成される空間コンデンサにより主に決定されるインピーダンスをいう。

【0020】本発明のエッチング方法は、エッチングチャンバー内のインピーダンス変化をモニターすることにより、被エッチング材のエッチング条件を調整することとを特徴とする。

【0021】上記エッチング方法によれば、エッチングチャンバー内のインピーダンス変化が被エッチング材のエッチング量に依存するので、被エッチング材のエッチング量に応じたエッチング条件に調整し、より精度の高いエッチングを行うことができる。

【0022】本発明の別のエッチング方法は、被エッチング材の下地層が露出する前にエッチングを終了する第1エッチング段階と、前記第1エッチング段階の終了後、前記第1エッチング段階の終了後、ガス種、圧力、高周波電力、温度のいずれかの条件が、前記第1エッチング段階と異なる条件で、少なくとも前記下地層が露出するまで前記被エッチング材のエッチングを行う第2エッチング段階とを有することを特徴とする。

【0023】上記別のエッチング方法によれば、被エッチング材が残留しているうちに第1エッチング段階からエッチング速度が遅い第2エッチング段階に切り替えるため、過剰なオーバーエッチングによる下地層へのダメージを抑制できる。

【0024】なお、上記エッチング方法において、前記第1エッチング段階の終了時を、エッチングチャンバー

内のインピーダンス変化をモニターすることにより判断してもよい。

【0025】この場合は、エッチングチャンバー内のインピーダンス変化が、被エッチング材のエッチング量に依存するため、第1エッチング段階を終了するときの被エッチング材の残膜厚を調整できる。

【0026】本発明の半導体装置の製造方法は、ゲート電極の加工形成工程において、上述するエッチング方法を用いることである。

【0027】ゲート電極材をエッチングし、ゲート電極を作製する際は、特に下地層となるゲート絶縁膜の膜厚が薄いため、過剰なオーバエッチングがゲート絶縁膜ひいてはゲート絶縁膜下の基板層にダメージを与える虞れがあるため、上述するエッチング方法を用いれば、ゲート絶縁膜のオーバエッチングを抑制できる。

【0028】本発明のエッチング進行度検出装置は、エッチングチャンバー内に設置された一対の電極間に印加される高周波の電圧および電流を測定する手段と、測定された電圧および電流をデジタル信号に変換するA/D変換機と、前記電流および電圧のデジタル信号よりインピーダンス変化を算出し、このインピーダンス変化より被エッチング材のエッチング量もしくはエッチング残膜量を求める手段とを有することを特徴とする。

【0029】上記エッチング進行度検出装置を既存のエッチング装置等に備えることにより、種々のエッチング装置で、エッチング中に被エッチング材のエッチング進行度をモニターすることが可能となる。

【0030】本発明のドライエッチング装置は、ドライエッチング中のエッチングチャンバー内のインピーダンス変化より被エッチング材のエッチング進行度を検出する手段を備えることを特徴とする。なお、このエッチング進行度を検出する手段は、エッチングチャンバー内に設置された一対の電極間に印加される高周波の電圧および電流を測定する手段と、測定された電圧および電流をデジタル信号に変換するA/D変換機と、前記電流および電圧のデジタル信号よりインピーダンス変化を算出し、このインピーダンス変化より被エッチング材のエッチング量もしくはエッチング残膜量を求める手段とを有していてもよい。

【0031】上記ドライエッチング装置によれば、エッチング中にインピーダンス変化を基に被エッチング材のエッチングの進行度を把握できるため、より高い精度でエッチング条件の調整を行うことができる。

【0032】

【発明の実施の形態】以下、ゲート電極加工のためのRIE (Reactive Ion Etching) 法によるエッチング工程を例にとり、本発明の実施の形態について説明する。

【0033】本実施の形態に係るゲート電極材料のエッチング方法では、従来の所定波長の発光強度をモニターする方法にかえて、エッチングチャンバー内でのインピ

ーダンス変化をモニターする方法を用いて、被エッチング材料のエッチング進行度を検出することの特徴とする。この検出方法を用いることにより、二段階エッチング法を用いた場合において、第1エッチング段階から第2エッチング段階への切り替えを下地層が露出する前に行うことが可能となり、より精度の高い二段階エッチングができる。

【0034】以下、図面を参照しながら、本実施の形態について説明する。

【0035】図1(a)～図1(c)は、本実施の形態のドライエッチング方法を用いて行うゲート電極のパターニングの各工程における基板の部分断面図である。

【0036】まず、図1(a)は、ゲート電極材料のエッチングを開始する際の基板の部分断面図である。Si基板110上には、ゲート酸化膜である膜厚約30ÅのSiO₂膜120とその上にゲート電極材料である膜厚約2000Å～2500Åのa-Si膜130が形成されており、さらにその上には、パターニングされた反射防止膜140とレジスト150が形成されている。なお、レジストマスク下層にある反射防止膜140は、レジストの露光の際に高精度の露光パターンを得るため反射の影響を取り除くものである。反射防止膜140は、a-Si膜130のエッチングに先んじて、別のエッチング装置にてエッチング処理が行われており、ゲート電極のエッチングを行う際は、レジストマスクパターンの下層のみに存在している。

【0037】尚、同図中左側は、ゲート電極パターンが密に形成される領域(A領域)であり、同図中右側は、ゲート電極パターンが粗に形成される領域(B領域)である。

【0038】図1(b)は、第1エッチング段階から第2エッチング段階へエッチング条件を切り替える際の基板の部分断面図である。即ち、第1エッチング段階の終了時の状態を示す。

【0039】第1エッチング段階でのa-Si膜130のエッチング条件は、例えばエッチングガスとして、HBrおよびCl₂の混合ガスを用い、それぞれ流量比を、150sccm、30sccmとする。また、チャンバー内圧力は0.5Paとする。このときのa-Si膜のエッチング速度は約2000Å/分である。なお、同じ条件でSiO₂膜をエッチングした場合はエッチング速度150Å/分となる。

【0040】第2エッチング段階でのa-Si膜130のエッチング条件は、例えばエッチングガスとして、HBrおよびO₂の混合ガスを用い、それぞれ流量比を、158sccm、1.8sccmとする。また、チャンバー内圧力は9.3Paとする。

【0041】このときのa-Si膜のエッチング速度は約850Å/分である。また、この条件下でのSiO₂膜のエッチング速度は10Å/分以下となる。

【0042】このように、第2エッチング段階でのエッチング条件は、過剰なオーバエッチングを抑制するため、下地膜である SiO_2 膜のエッチング速度を毎分10Å程度に抑えられる条件に調整する。これに伴い、第2エッチング段階での a-Si のエッチング速度は、第1エッチング段階の $1/3 \sim 1/2$ 程度になる。

【0043】なお、エッチングガス条件は上述の条件に限らず、種々の条件を用いることができる。例えば HBr ガスのみを用いてもよい。

【0044】本実施の形態では、第1エッチング段階と第2エッチング段階の切り替えの判断は、エッチングチャンバー内のインピーダンス変化をモニタリングすることにより、ゲート電極材(a-Si 膜130)のエッチングの進行度に合わせて行う。パターンが粗な領域(B領域)においても下地層である SiO_2 膜120が露出していない状態を確保するため、例えば基板面上の a-Si 膜130の残膜の平均厚みが約100Å程度になったところで、第1エッチング段階を終了し、第2エッチング段階に切り替える。

【0045】図2は、 a-Si 膜130をエッチングする平行平板型RIE装置のエッチングチャンバー10内の様子を概略的に示したものである。同図に示すように、上部電極20Aと下部電極20Bとからなる平行平板型RIE装置の例を示す。下部電極20B上にゲート酸化膜(SiO_2)120、ゲート電極材(a-Si)130およびレジスト150等を表面に形成した Si 基板110を載置する。上部電極20Aと下部電極20B間に13.56MHzの高周波電圧を印加すると、エッチング中は、上部電極20Aと Si 基板110表面の間の上部電極側に、エッチングガスや被エッチング材のイオン化されたあるいは中性の活性な励起分子や反応分子等を含むプラズマ領域30が発生する。

【0046】エッチングチャンバー10内のインピーダンスは、主にプラズマ領域30の抵抗とプラズマ領域30と Si 基板110との空間にできるコンデンサ容量によって決まる。

【0047】図3は、エッチング進行中にモニタリングされるエッチングチャンバー内のインピーダンス変化を示すグラフである。エッチング開始(T0)後、エッチングの進行とともにインピーダンスは徐々に減少し、さらに開始からTII時間を少し過ぎたあたりで急激に変化する。この急激な変化は、エッチングが下地の SiO_2 膜120に達し、被エッチング材の種類が変化することでプラズマ中の反応生成物が変わり、プラズマ領域の抵抗値が急激に変化するためである。

【0048】しかし、エッチング開始からグラフ中の点TIあるいは、点TIIまでの間に注目すれば、この期間は、主に a-Si 膜30のみがエッチングされており、プラズマ中の反応生成物の変化はほとんどなく、ゲート電極材のエッチング量に比例するコンデンサ成分の変化

によりインピーダンスが変化している(T0からTI)。

【0049】基板表面のゲート電極材料がエッチングされると、プラズマ領域と基板表面との距離が徐々に変化する。主にこの距離の変化が、空間コンデンサ容量の変化を促し、インピーダンス変化として表れる。

【0050】T0からTII間のインピーダンスの変化はゲート電極材のエッチング量に比例するため、エッチング開始時のインピーダンスを r_0 、ゲート電極材が任意に削れた状態でのインピーダンスを r 。とすると、これは次の近似式で表すことができる。

$$【0051】r = kd + r_0$$

k : エッチング量に対するインピーダンスの変化率

d : エッチング量

r_0 : エッチング開始時のインピーダンス

上式より、 k と r_0 を初期特性として把握しておけばインピーダンスをモニタすることによってゲート電極材である a-Si 130のエッチング量(エッチング残膜厚)、即ちエッチング進行度を検出することができる。

【0052】このように、本実施の形態では、エッチングチャンバー内のインピーダンスをモニターすることによりエッチング量を検出するため、下地層であるゲート酸化膜の露出の有無に関係なく、ゲート電極材のエッチング進行度を検出することができる。よって、図3中例えば点I(TI)の時に第1エッチング段階を終了し、第2エッチング段階に移行させることができる。

【0053】例えば、すでに上述したように、パターン回路が粗な領域(領域B)において a-Si 膜130のエッチング残膜が100Å程度になったところで、エッチング条件を切り替え第2エッチング段階に移行させた場合は、エッチング速度が比較的早い第1エッチング段階では、下層の SiO_2 膜120はまだエッチングされていない。第2エッチング段階では、少なくとも SiO_2 膜120に対し選択的に a-Si 膜130がエッチングされる条件でしかもエッチング速度が遅いため、途中回路パターンが粗な領域で SiO_2 膜120が露出しても大幅なエッチングは進みにくい。よって、従来のような Si 基板110へのエッチングの突き抜けといった事態は回避でき、図1(c)に示すように、下地層へのダメージが少ない a-Si 膜130のエッチングが可能となる。

【0054】上述の例では、 a-Si 膜をゲート電極材とする場合のエッチングについて説明したが、ゲート電極材はこれに限られない。例えば多結晶 Si 膜や WSi 膜等をゲート電極材として用いても良い。多結晶 Si 膜の被エッチング材とする場合は、基本的に a-Si 膜をエッチングする場合と同じく HBr ガスを主成分とするエッチングガスを用い、ほぼ同様なエッチング条件を用いることができる。

【0055】また、WSi膜を用いる場合は、通常a-Si膜或多結晶Si膜との積層でゲート電極を形成するが、この場合は、主に電極材をエッチングする第1エッチング段階において、まずWSi膜をエッチングし、続いてa-Si膜をエッチングすることとなる。WSi膜のエッチングは、例えばエッチングガスとしてCl₂、HCl、HeおよびO₂からなる混合ガスを用い、それぞれを20sccm、40sccm、100sccm、5sccmの流量比とするエッチング条件を用い、続いて行うa-Si膜のエッチングはHBrガスを主成分とする上述するエッチング条件を用いる。その後、第2エッチング段階として、HBrガスにO₂やN₂を加え下地膜のエッチング速度が小さくなるエッチング条件とする。

【0056】図4は、エッチングチャンバー内のインピーダンス変化からエッチング進行度を検出する手段を備えたドライエッチング装置の構造を示す装置構成図である。図5は、そのブロック図である。

【0057】図4に示すように、ドライエッチング装置は、被エッチング材のエッチングを行う密封容器であるエッチングチャンバー10と、エッチングチャンバー10内の上部電極20Aおよび下部電極20B間にプラズマを発生させる高周波電源60と、高周波電源60とエッチングチャンバー10の間に設置されるマッチングボックス40を有する。図示しないが、エッチングチャンバー10には、ガス供給手段とガス排気手段が備えられており、チャンバー内のエッチングガスや圧力雰囲気等が調整される。

【0058】マッチングボックス40内には、高周波電源側（電源側）からのパワーが損失なくエッチングチャンバー側（負荷側）に注入されるように両者のインピーダンスを調整する整合回路50があり、例えば、負荷側のインピーダンスを、電源側のインピーダンスである50Ωに合わせるよう調整される。

【0059】エッチングの進行度を検出するインピーダンス検出装置は、マッチングボックス内に挿入されたプローブ210と、プローブ210より出力される信号を処理し、モニターに表示するコンピュータ端末220より構成される。また、コンピュータ内部もしくは、図5に示すようにコンピュータ外部にA/D変換225を備え、プローブ210でモニターしたアナログ信号を一旦デジタル信号に変換してコンピュータ220に入力する。

【0060】図6は、プローブ210の構成を示す図である。同図に示すように、プローブ210には、高周波回路の電圧と電流を測定するための電流センサ214と電圧センサ212が備えられており、この両者の測定値よりインピーダンスは算出される。プローブから出力されるアナログ信号はA/D変換器225でデジタル信号に変換され、コンピュータ220に入力される。コンピ

ュータ220では、インピーダンス値を算出し、モニター上にグラフ等に可視化するための処理を行うとともに、測定ノイズに埋もれたインピーダンス変化を検出するための信号処理を行う。

【0061】以上に説明したように、本実施の形態にかかるエッチング進行度検出方法によれば、エッチングチャンバー内のインピーダンス変化からエッチング量を算出するため、被エッチング材のエッチング量を任意の膜厚で調整できる。よって、二段階エッチング方法においては、第1エッチング段階の終点時を被エッチング材が一定膜厚残留した時点に調整することができる。即ち、この方法を用いることにより、高い精度でエッチング条件の調整を自動的に行うことができる。

【0062】なお、上述するエッチング進行度検出方法は、二段階エッチングの場合に限らず、広くドライエッチングを行う場合の被エッチング材のエッチング調整方法として用いることもできる。

【0063】以上、本発明について、実施の形態に沿って説明したが、本発明は上述する実施の形態に限定されるものではない。種々の改良、改変が可能なことは当業者に明らかである。

【0064】例えば、上述するエッチング進行度検出方法で対象とする被エッチング材は、ゲート電極材料や導電材料に限られない。非導電性材料であっても、エッチングにより基板表面とプラズマ間の空間コンデンサの変化は生じるため、インピーダンス変化よりエッチング進行度を検出できる。

【0065】また、上述した本実施の形態では、平行平板型のエッチングチャンバーを用いたエッチングについて説明を行っているが、エッチングチャンバーの側面、あるいは上面、あるいはその両方に磁石を装備したマグネトロン型のエッチングチャンバーでも同様の効果を得ることができる。この場合、エッチングチャンバーの側面、あるいは上面、あるいはその両方に装備する磁石は、永久磁石でも電磁石でも効果は同様である。

【0066】また、エッチングチャンバーの側面、あるいは上面、あるいはその両方に高周波コイルを装備した誘導結合型のエッチングチャンバーでも同様の効果を得ることができる。

【0067】また、上述の実施の形態では、プラズマ励起の為にチャンバーに供給する高周波電力の周波数として13.56MHzを用いているが、周波数の値はこれに限られず、任意の値をとることが可能である。また2種類以上の周波数を組み合わせて用いてもよい。

【0068】さらに、上述の実施の形態では、平行平板型電極のうち、高周波を印加する側の電極上に基板を載置するカソードカップル型を示しているが、もう一方の電極側に基板を載置したアノードカップル型装置を用いてもよい。

【0069】

【発明の効果】以上、説明したように、本発明のドライエッチング装置または、エッチング進行度検出装置を用いて、本発明に係るエッチング進行度検出方法あるいは、エッチング方法を使用すれば、被エッチング材の残膜厚をモニターしながらエッチング条件の終点を自動検出することが可能となるため、下地層を過剰にオーバエッチすることなく、被エッチング材の十分なエッチングが可能となる。

【0070】特に、ゲート電極の加工工程に必要なゲート電極材のエッチング工程で、本発明のエッチング方法を用いた場合は、ゲート絶縁膜の過剰なオーバエッチを防止、デバイスの歩留まりを上げることができる。

【図面の簡単な説明】

【図1】本実施の形態におけるエッチング方法を用いたゲート電極材のエッチング工程を示す図である。

【図2】本実施の形態におけるエッチングチャンバー内の状態を示す概略図である。

【図3】本実施の形態におけるエッチング時間とエッチングチャンバー内のインピーダンス変化の関係を示すグラフである。

【図4】本実施の形態における、ドライエッチング装置の構造を示す装置構成図である。

【図5】本実施の形態における、ドライエッチング装置のブロック図である。

【図6】本実施の形態における、エッチング進行度検出装置が備えるプローブの構造を示す装置構成図である。

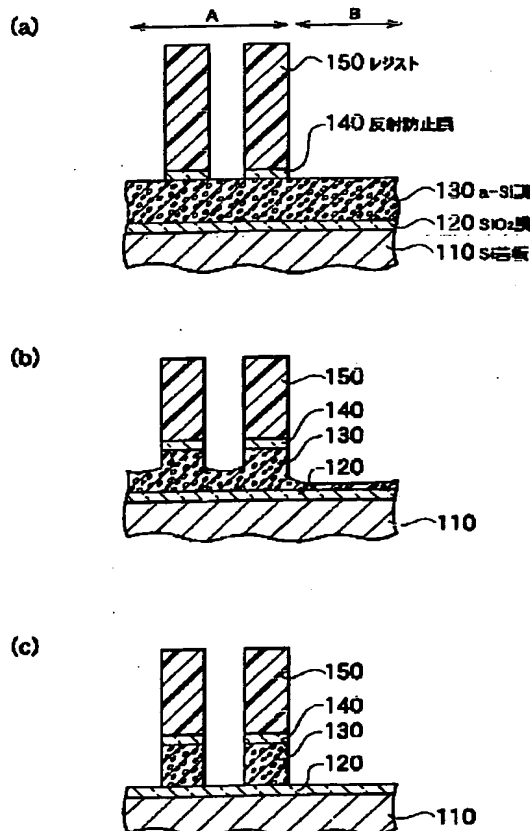
【図7】従来のエッチング方法を用いたゲート電極材のエッチング工程を示す図である。

【図8】従来の発光強度モニターを用いて得られる、エッチング時間と発光強度変化の関係を示すグラフである。

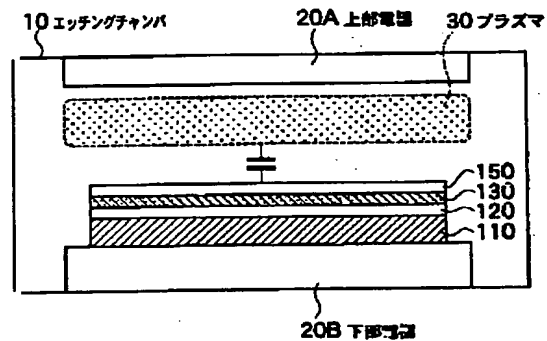
【符号の説明】

- 10 エッチングチャンバ
- 20A 上部電極
- 20B 下部電極
- 30 プラズマ
- 40 マッチングボックス
- 50 整合回路
- 60 高周波電源
- 110 Si基板
- 120 SiO₂膜
- 130 a-Si膜
- 140 反射防止膜
- 150 レジスト

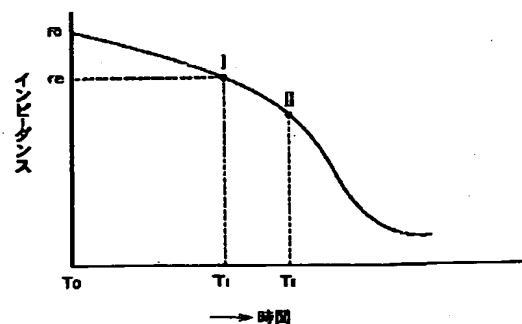
【図1】



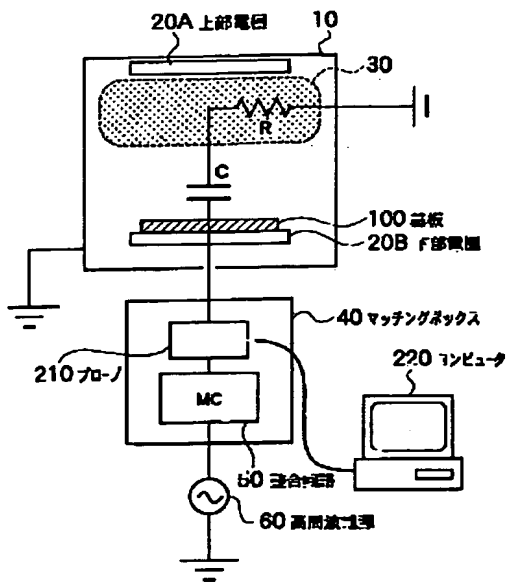
【図2】



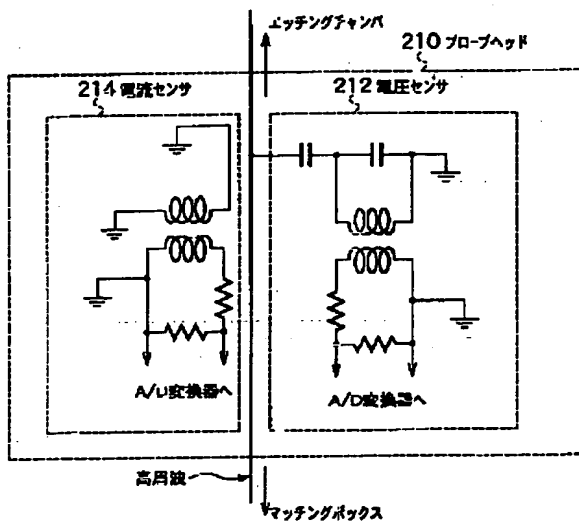
【図3】



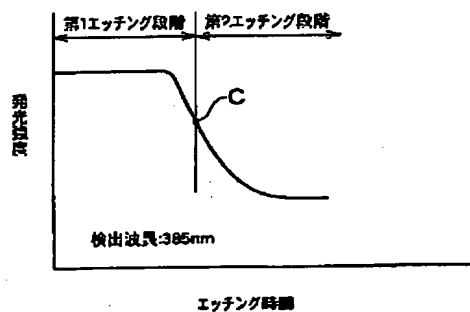
【図4】



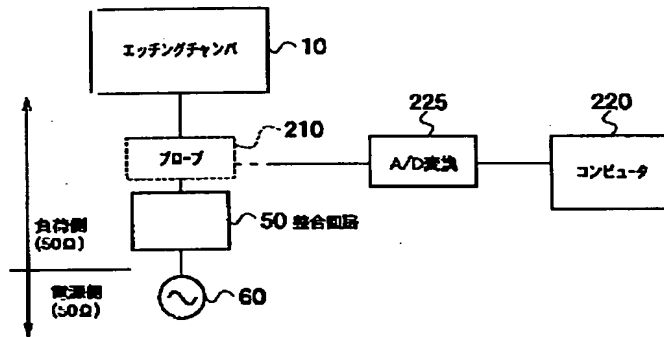
【図6】



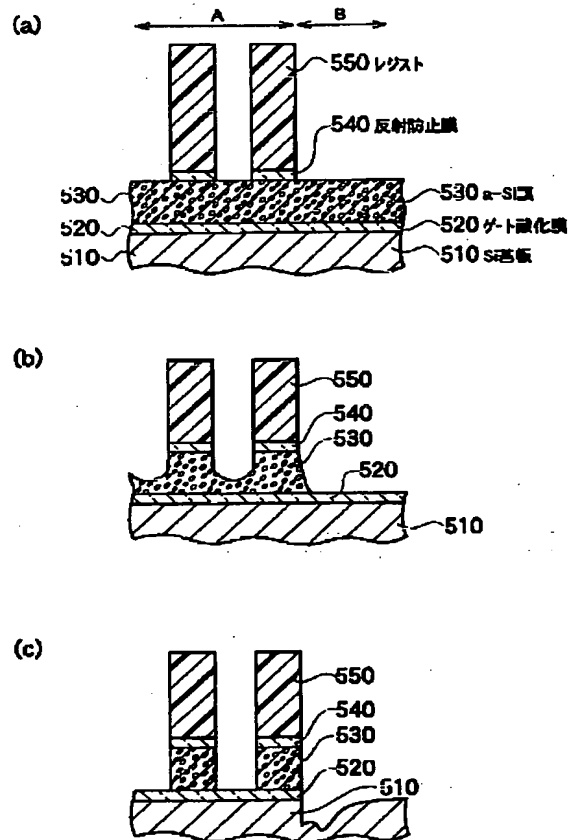
【図8】



【図5】



【図7】



フロントページの続き

(72)発明者 高田 弘之
神奈川県横浜市磯子区新磯子町33 株式会
社東芝生産技術センター内

Fターム(参考) 4M104 BB01 BB28 CC05 DD67 GG09
HH20
5F004 BA04 BA13 BB11 BB13 CB07
CB15 DA00 DA04 DA26 DA29
DB01 DB03 EA28 EB02
5F040 DA01 DA19 DA30 DB01 DC01
EC07 EC09 FC22 FC23